

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-39870

(P2000-39870A)

(43)公開日 平成12年2月8日(2000.2.8)

(51)Int.Cl. ⁷	識別記号	F I	テマコード(参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6

審査請求 未請求 請求項の数3 O L (全 7 頁)

(21)出願番号 特願平10-207479

(22)出願日 平成10年7月23日(1998.7.23)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 岩元 勝一

鹿児島県国分市野口北5番1号 ソニー国分株式会社内

(74)代理人 100086298

弁理士 船橋 國則

Fターム(参考) 2H093 NA16 NA32 NA53 NC13 NC21

NC34 ND06 ND39

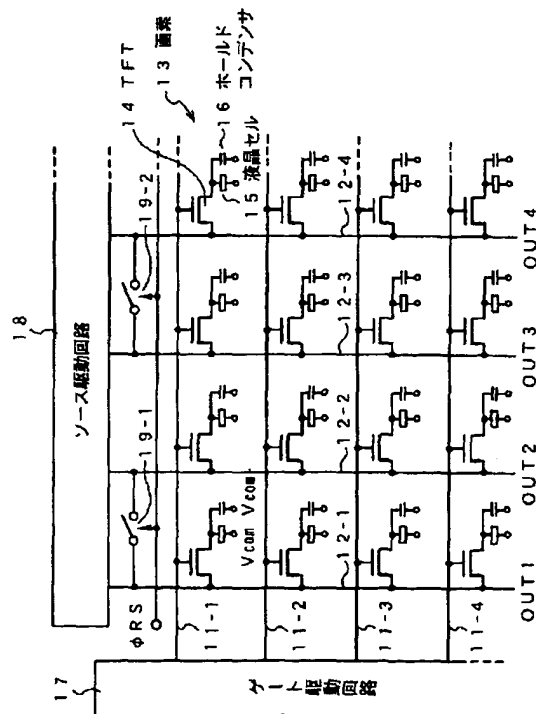
50006 AC21 AC27 BB16 BC11 FA47

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 信号線の負荷容量に対する1Hごとの充電／放電をソース駆動回路のみによって行ったのでは、その出力回路で消費する電流が大きく、結果として液晶パネル全体の消費電流が大きなものとなる。

【解決手段】 ドット反転駆動法のソース駆動回路18を用いたアクティブマトリクス型液晶表示装置において、隣り合う2本の信号線12-1と12-2間、12-3と12-4間、……にリセットスイッチ19-1、19-2、……をそれぞれ接続し、これらリセットスイッチ19-1、19-2、……を1Hの始まりに瞬時にオンさせて信号線12-1と12-2間、12-3と12-4間、……を短絡させ、両信号線間における電荷の分配によって信号線12-1、12-2、12-3、12-4、……の各々の電位を共通電圧Vcomに瞬時にリセットした後、各信号線12-1、12-2、12-3、12-4、……の負荷容量に対する充電／放電を行うようにする。



【特許請求の範囲】

【請求項1】 マトリクス状に配線された複数行分のゲート線と複数列分の信号線との交点に画素が形成される表示部と、

前記複数列分の信号線に対して、1水平走査期間ごとに基準電圧を中心として極性が反転する信号電圧を供給する水平駆動回路と、

1水平走査期間の始まりに前記複数列分の信号線の各々の電位を前記基準電圧にリセットするリセットスイッチとを備えたことを特徴とする液晶表示装置。

【請求項2】 前記信号電圧は、前記複数列分の信号線のうちの隣り合う信号線間で逆極性となり、前記リセットスイッチは、前記隣り合う2本の信号線間に接続されて1水平走査期間の始まりにオン状態となることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記リセットスイッチは、前記複数列分の信号線の各々と前記基準電圧が与えられる基準電圧線との間に接続されて1水平走査期間の始まりにオン状態となることを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、液晶表示装置に関し、特に画素の駆動法として1H（1水平走査期間）反転駆動法あるいはドット反転駆動法を採るアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】 図5は、アクティブマトリクス型液晶表示装置の従来例を示す回路図である。図5において、複数行分のゲート線51-1, 51-2, 51-3, 51-4, ……と複数列分の信号線52-1, 52-2, 52-3, 52-4, ……とがマトリクス状に配線され、その交点には画素53が形成されて液晶パネルを構成している。

【0003】 画素53は、薄膜トランジスタ（TFT; thin film transistor）54、液晶セル55およびホールドコンデンサ56から構成されている。この画素53において、薄膜トランジスタ54は、そのゲート電極がゲート線51-1, 51-2, 51-3, 51-4, ……に、そのソース電極が信号線52-1, 52-2, 52-3, 52-4, ……にそれぞれ接続されている。

【0004】 ゲート線51-1, 51-2, 51-3, 51-4, ……の各一端は、垂直駆動回路であるゲート駆動回路57の各行の出力端に接続されている。このゲート駆動回路57は、液晶パネルの各画素53を行単位で選択することによって垂直走査を行うためのものである。

【0005】 一方、信号線52-1, 52-2, 52-3, 52-4, ……の各一端は、水平駆動回路であるソース駆動回路58の各列の出力端に接続されている。このソース駆動回路58は、液晶パネルの各画素53に対して階調に応じた信号電圧を順次供給するためのものである。

【0006】 上述した構成のアクティブマトリクス型液

晶表示装置において、その駆動法として、1H反転駆動法やドット反転駆動法などが知られている。ここに、1H反転駆動法とは、各画素に印加する信号電圧の極性を基準電圧（コモン電圧）を中心として1Hごとに反転させる駆動方法である。また、ドット反転駆動法とは、各画素に印加する信号電圧の極性を行方向および列方向において隣り合う画素ごとに反転させる駆動方法である。

【0007】 図6は、ドット反転駆動法の場合のソース駆動回路58の出力電圧OUT1, OUT2, OUT3, OUT4, ……のタイミングチャートである。このドット反転駆動法では、液晶分子の分極によって配向の劣化を防ぐために、コモン電圧（基準電圧）Vcomを中心として1Hごとに極性が反転する交流電圧を印加する。

【0008】 また、図6のタイミングチャートは、液晶に電圧が印加されていないときに白表示となるノーマリーホワイトモードにおける全画面黒表示の際の出力電圧OUT1, OUT2, OUT3, OUT4, ……を表している。このタイミングチャートから明らかなように、隣接する出力電圧OUT1とOUT2, OUT3とOUT4, ……はコモン電圧Vcomを中心として正負対象の電圧、即ち逆極性の電圧となっている。

【0009】 ソース駆動回路58の出力電圧OUT1, OUT2, ……は、1Hごとに正負の電圧を繰り返す。例えば、コモン電圧Vcomを5Vとし、黒表示の電圧をVcom±4Vとすると、出力電圧OUT1は最初の1Hで1V、次の1Hで9Vとなる。このとき、隣接する出力電圧OUT2は最初の1Hで9V、次の1Hで1Vとなり、コモン電圧Vcomを中心として出力電圧OUT1と正負反転した電圧となる。

【0010】 これらの出力電圧OUT1, OUT2, ……は、液晶パネルの信号線52-1, 52-2, ……に印加され、それぞれ1Hサイクルごとに正負反転電圧によるチャージ/ディスチャージを繰り返す。

【0011】

【発明が解決しようとする課題】 ところで、信号線52-1, 52-2, ……には、信号線52-1, 52-2, ……の寄生容量と、薄膜トランジスタ54を介して繋がるホールドコンデンサ56の容量Csおよび液晶セル55の液晶容量Clが負荷容量としてあり、この負荷容量を駆動する電流も液晶パネル全体の消費電流の一部となる。

【0012】 ここで、この負荷容量が大きくなると、液晶パネル全体の消費電流が増加することは言うまでもない。一例として、10インチクラスの液晶パネルでは、負荷容量が数10pF～100pF程度であり、仮に100pFとすると、負荷容量を駆動する消費電流Iは、以下の通りとなる。

【0013】 すなわち、1Hが30μsec、出力電圧1V/9V（振幅8V）、出力数を800とすると、出力の周期が30μsecごとに正負の電圧を繰り返すの

3

でサイクルは $60\mu\text{sec}$ であることから、 $I=C\cdot\Delta V/\Delta T$ の式より、

$$I=100\text{pF}\times(5\text{V}/60\mu\text{sec})\times800 \\ \approx 6.7\text{mA}$$

となる。

【0014】ソース駆動回路58の消費電流の大部分は、この負荷容量の消費電流と出力回路で使用されるオペアンプの定常電流で占められている（オペアンプ側の定常電流は通常5～8mA程度、その他2～3mA）。液晶パネルを搭載するノートブック型パーソナルコンピュータ等のバッテリーを主電源とする携帯型の商品にとって、液晶パネル全体の低消費電流化は非常に重要な項目である。

【0015】この発明は、上述した点に鑑みてなされたものであり、その目的とするところは、液晶パネル全体の低消費電流化を可能とした液晶表示装置を提供することにある。

【0016】

【課題を解決するための手段】本発明による液晶表示装置は、マトリクス状に配線された複数行分のゲート線と複数列分の信号線との交点に画素が形成されてなる表示部と、複数列分の信号線に対して、1Hごとに基準電圧を中心として極性が反転する信号電圧を供給する水平駆動回路と、1Hの始まりに複数列分の信号線の各々の電位を基準電圧にリセットするリセットスイッチとを備えた構成となっている。

【0017】上記構成の液晶表示装置において、リセットスイッチが1Hの始まりに信号線の各々の電位を基準電圧にリセットすることで、水平駆動回路からの信号線に対する充電/放電が、基準電圧から開始される。ここで、基準電圧は、信号電圧の振幅の中間電圧に設定されていることから、水平駆動回路により信号線を充電する際の電荷は半分で済む。その結果、水平駆動回路における出力回路の消費電流の低減が図られる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。

【0019】図1は、本発明の第1実施形態を示す回路図であり、水平駆動回路であるソース駆動回路が、例えば各画素に対応して入力されたデジタル信号を時系列にラッチし、表示階調に対応した信号電圧を出力するデジタル駆動方式のアクティブマトリクス型液晶表示装置に適用した場合を示している。

【0020】図1において、透明絶縁基板、例えば石英基板（図示せず）上には、複数行分のゲート線11-1、11-2、11-3、11-4、……と複数列分の信号線（ソース線）12-1、12-2、12-3、12-4、……とがマトリクス状に配線され、その交点には画素13が形成されて液晶パネル（表示部）を構成している。画素13は、薄膜トランジスタ（TFT）14、液晶セル15お

4

よびホールドコンデンサ16から構成されている。

【0021】この画素13において、薄膜トランジスタ14は、そのゲート電極がゲート線11-1、11-2、11-3、11-4、……に、そのソース電極が信号線12-1、12-2、12-3、12-4、……にそれぞれ接続されている。薄膜トランジスタ14のドレイン電極には、液晶セル15およびホールドコンデンサ16の各一方の電極が接続されている。そして、液晶セル15およびホールドコンデンサ16の各他方の電極には、コモン電圧（基準電圧） V_{com} が印加されている。

【0022】ゲート線11-1、11-2、11-3、11-4、……の各一端は、垂直駆動回路であるゲート駆動回路17の各行の出力端に接続されている。このゲート駆動回路17は、液晶パネルの各画素13を行単位で選択することによって垂直走査を行うためのものである。

【0023】一方、信号線12-1、12-2、12-3、12-4、……の各一端は、ソース駆動回路18の各列の出力端に接続されている。このソース駆動回路18は、液晶パネルの各画素13に対して階調に応じた信号電圧を順次供給するためのものである。なお、信号線12-1、12-2、12-3、12-4、……の各負荷容量は、ほぼ均一になっているものとする。

【0024】また、信号線12-1、12-2、12-3、12-4、……において、隣り合う2本の信号線12-1と12-2間、12-3と12-4間、……には、リセットスイッチ19-1、19-2、……がそれぞれ接続されている。これらリセットスイッチ19-1、19-2、……は、薄膜トランジスタによって形成され、1Hの始まりに瞬時に“H”レベルとなるリセットパルス ϕ_{RS} に応答してオン（導通）状態になることにより、隣り合う2本の信号線12-1と12-2間、12-3と12-4間、……を短絡する。

【0025】図2は、デジタル駆動方式のソース駆動回路18の構成の一例を示すブロック図である。本例に係るソース駆動回路18は、双方向シフトレジスタ21、データレジスタ22、DAコンバータ23およびオペアンプ等からなる出力回路24を有する構成となっている。

【0026】このソース駆動回路18において、双方向シフトレジスタ21は、スタートパルスHSTR、Lを受けて順次データを転送するためのシフトパルスを水平クロックHCKに同期して発生し、データレジスタ22に与える。データレジスタ22は、データロード信号LOADを受けて各画素に対応した信号電圧を出力するためのデジタルデータDA1-6、DB1-6、DC1-6をラッチする。DAコンバータ23は、データレジスタ22にてホールドされたデジタル信号をアナログ信号に変換する。

【0027】図3は、第1実施形態に係る動作説明のためのタイミングチャートであり、ドット反転駆動法を用

10

20

30

40

50

いたソース駆動回路18の出力電圧OUT1, OUT2, OUT3, OUT4, ……およびリセットパルスφRSのタイミング関係を示している。

【0028】ドット反転駆動法では、図3のタイミングチャートから明らかなように、ソース駆動回路18の出力電圧OUT1, OUT2, OUT3, OUT4, ……は、基準電圧であるコモン電圧Vcomを中心として1Hごとに極性が反転するとともに、隣り合う2本の信号線12-1と12-2間、12-3と12-4間、……で逆極性となる。

【0029】また、図3のタイミングチャートは、ノーマリーホワイトモードにおける全画面黒表示の際の出力電圧を表している。ここで、例えば、コモン電圧Vcomを5Vとし、黒表示の電圧をVcom±4Vとすると、出力電圧OUT1は最初の1Hで1V、次の1Hで9Vとなる。このとき、隣接する出力電圧OUT2は最初の1Hで9V、次の1Hで1Vとなり、コモン電圧Vcomを中心として出力電圧OUT1と正負反転した電圧となる。

【0030】次に、上記構成の第1実施形態に係るアクティブマトリクス型液晶表示装置の動作について、図3のタイミングチャートを用いて説明する。

【0031】一例として、隣り合う2本の信号線12-1と12-2の場合について考えると、ある1H期間においてソース駆動回路18の出力電圧OUT1が1V、出力電圧OUT2が9Vの状態にあり、この1H期間が終了し次の1Hに移行したとき、その1Hの始まりでリセットパルスφRSが発生する。すると、これに応答してリセットスイッチ19-1がオン状態となり、2本の信号線12-1と12-2間を短絡する。

【0032】このとき、電位の高い信号線12-2から電位の低い信号線12-1へリセットスイッチ19-1を介して電荷が流れ込む。この電荷は、信号線12-1へ流れ込むことでこの信号線12-1の電位を上げる作用をなす。ここで、先述したように、2本の信号線12-1, 12-2の負荷容量はほぼ同一であることから、電荷の分配により、図3の破線領域A, Bに示すように、信号線12-1, 12-2の各電位(出力電圧OUT1, OUT2)は丁度中間電圧(=5V)となる。

【0033】すなわち、このリセットスイッチ19-1による2本の信号線12-1と12-2間の短絡により、電位の高い信号線12-2の電荷が電位の低い信号線12-1の負荷容量の充電に再利用されるため、出力電圧OUT1は瞬時に中間電圧、即ちコモン電圧Vcomになる。次いで、ソース駆動回路18から信号線12-1に駆動電流が流れ込むことで、当該信号線12-1の負荷容量がさらに充電されるため、出力電圧OUT1は9Vへと変化する。

【0034】このとき、信号線12-1の負荷容量に対するソース駆動回路18からの充電は、5Vから4V(=

9V-5V)分だけ行われれば良いことから、1Vから8V分だけ行われる場合に比べて充電する電荷量は半分で済むため、ソース駆動回路18の出力回路24(図2を参照)の消費電流を低減できる。一方、出力電圧OUT2は、リセットスイッチ19-1による2本の信号線12-1と12-2間の短絡によって中間電圧(=5V)になり、その後放電によって1Vへと変化する。

【0035】上述したように、ドット反転駆動法のソース駆動回路18を用いたアクティブマトリクス型液晶表示装置において、信号線12-1と12-2間、12-3と12-4間、……にそれぞれ接続されたリセットスイッチ19-1, 19-2, ……を1Hの始まりに瞬時にオンさせ、両信号線間における電荷の分配(再利用)によって信号線12-1, 12-2, 12-3, 12-4, ……の各々の電位をコモン電圧Vcomにリセットした後、各信号線の負荷容量に対する充電/放電を行うようにしたことにより、ソース駆動回路18の出力回路24の消費電流を低減できるため、全黒表示の場合、全信号線容量が均一であるとすると、電源から供給される電流(消費電流)を1/2に低減できることになる。

【0036】図4は、本発明の第2実施形態を示す回路図であり、第1実施形態の場合と同様に、水平駆動回路であるソース駆動回路がデジタル駆動方式のアクティブマトリクス型液晶表示装置に適用した場合を示している。

【0037】図4において、透明絶縁基板、例えば石英基板(図示せず)上には、複数行分のゲート線31-1, 31-2, 31-3, 31-4, ……と複数列分の信号線(ソース線)32-1, 32-2, 32-3, 32-4, ……とがマトリクス状に配線され、その交点には画素33が形成されて液晶パネル(表示部)を構成している。画素33は、薄膜トランジスタ34、液晶セル35およびホールドコンデンサ36から構成されている。

【0038】この画素33において、薄膜トランジスタ34は、そのゲート電極がゲート線31-1, 31-2, 31-3, 31-4, ……に、そのソース電極が信号線32-1, 32-2, 32-3, 32-4, ……にそれぞれ接続されている。薄膜トランジスタ34のドレイン電極には、液晶セル35およびホールドコンデンサ36の各一方の電極が接続されている。そして、液晶セル35およびホールドコンデンサ36の各他方の電極には、コモン電圧(基準電圧)Vcomが印加されている。

【0039】ゲート線31-1, 31-2, 31-3, 31-4, ……の各一端は、垂直駆動回路であるゲート駆動回路37の各行の出力端に接続されている。このゲート駆動回路37は、液晶パネルの各画素33を行単位で選択することによって垂直走査を行うためのものである。

【0040】一方、信号線32-1, 32-2, 32-3, 32-4, ……の各一端は、ソース駆動回路38の各列の出力端に接続されている。このソース駆動回路38は、液

晶パネルの各画素33に対して階調に応じた信号電圧を順次供給するためのものであり、例えば図2に示す回路構成となっている。なお、信号線32-1, 32-2, 32-3, 32-4, ……の各負荷容量は、ほぼ均一になっているものとする。

【0041】また、信号線32-1, 32-2, 32-3, 32-4, ……の各々と、コモン電圧Vcomが与えられる基準電圧線（共通電極）39との間には、リセットスイッチ40-1, 40-2, 40-3, 40-4, ……がそれぞれ接続されている。ここで、コモン電圧Vcomは、通常、ソース駆動回路38の出力電圧OUT1, OUT2, OUT3, OUT4, ……の振幅（本例では、1V～9V）の中間電圧（＝5V）に設定されている。

【0042】これらリセットスイッチ40-1, 40-2, 40-3, 40-4, ……は、薄膜トランジスタによって形成され、1Hの始まりに瞬時に“H”レベルとなるリセットパルスφRSに応答してオン（導通）状態になることにより、隣り合う2本の信号線32-1, 32-2間、32-3と32-4間、……を短絡する。

【0043】次に、上記構成の第2実施形態に係るアクティブマトリクス型液晶表示装置の動作について説明する。なお、本実施形態においても、第1実施形態の場合と同様に、ソース駆動回路38がドット反転駆動法を用いていることから、ソース駆動回路38の出力電圧OUT1, OUT2, OUT3, OUT4, ……およびリセットパルスφRSのタイミング関係は、図3のタイミングチャートに示すようになる。

【0044】ここでも、一例として、隣り合う2本の信号線32-1と32-2の場合について考えると、ある1H期間においてソース駆動回路38の出力電圧OUT1が1V、出力電圧OUT2が9Vの状態にあり、この1H期間が終了し次の1Hに移行したとき、その1Hの始まりでリセットパルスφRSが発生する。すると、これに応答してリセットスイッチ40-1, 40-2がオン状態となり、2本の信号線32-1, 32-2の各々と基準電圧線39とを短絡する。

【0045】このとき、コモン電圧Vcomよりも電位の低い信号線32-1には基準電圧線30からリセットスイッチ40-1を介して、またコモン電圧Vcomよりも電位の高い信号線32-2からはリセットスイッチ40-2を介して基準電圧線30にそれぞれ電荷が流れ込む。この電荷の流れ込みにより、信号線32-1の電位は瞬時に上がり、信号線32-2の電位は瞬時に下がり、信号線32-1, 32-2の各電位（出力電圧OUT1, OUT2）はコモン電圧Vcomにリセットされる。

【0046】次いで、ソース駆動回路38から信号線32-1に駆動電流が流れ込むことで、当該信号線32-1の負荷容量がさらに充電されるため、出力電圧OUT1は9Vへと変化する。このとき、信号線32-1の負荷容量に対するソース駆動回路38からの充電は、5Vから4

V（＝9V－5V）分だけ行われれば良いことから、1Vから8V分だけ行われる場合に比べて充電する電荷量は半分で済むため、ソース駆動回路38の出力回路24（図2を参照）の消費電流を低減できる。

【0047】上述したように、ドット反転駆動法のソース駆動回路38を用いたアクティブマトリクス型液晶表示装置において、信号線32-1, 32-2, 32-3, 32-4……の各々と基準電圧線39との間に接続されたリセットスイッチ40-1, 40-2, 40-3, 40-4, ……を1Hの始まりに瞬時にオンさせ、信号線32-1, 32-2, 32-3, 32-4……の各々と基準電圧線39との間での電荷再利用によって信号線32-1, 32-2, 32-3, 32-4, ……の各々の電位をコモン電圧Vcomにリセットした後、各信号線の負荷容量に対する充電／放電を行うようにしたことにより、ソース駆動回路38の出力回路24の消費電流を低減できるため、全黒表示の場合、全信号線容量が均一であるとする、電源から供給される電流（消費電流）を1／2に低減できることになる。

【0048】なお、この第2実施形態では、ドット反転駆動法のソース駆動回路38を用いたアクティブマトリクス型液晶表示装置に適用した場合について説明したが、第1実施形態の場合と異なり、隣り合う信号線32-1と32-2間、32-3と32-4間、……で信号電圧の極性が反転している必要はないことから、1H反転駆動法のソース駆動回路を用いたアクティブマトリクス型液晶表示装置にも同様に適用可能である。

【0049】ところで、アクティブマトリクス型液晶表示装置において、黒表示を繰り返す場合、個々の信号線は1V～9Vのフル振幅をソース駆動回路18, 38の出力回路24（図2を参照）によって駆動しなければならない。通常、出力回路24はオペアンプを用いて構成されるが、この場合、オペアンプのスルーレートの能力により目標電圧（本例では、1V／9V）への到達時間には限界がある。

【0050】これに対して、第1または第2実施形態に係るアクティブマトリクス型液晶表示装置においては、1Hの最初にリセットスイッチ（19-1, 19-2, ……／40-1, 40-2, ……）によって信号線電位を中間電圧（基準電圧）にリセットさせるようにしていることから、ソース駆動回路18, 38の出力回路24の能力を向上させることなく、即ち定電流を増加させることなく、より早く目標電圧に到達させることが可能となる。

【0051】なお、上記各実施形態においては、各画素に対応して入力されたデジタル信号を時系列にラッチし、表示階調に対応した信号電圧を出力するデジタル駆動方式のソース駆動回路を用いたアクティブマトリクス型液晶表示装置に適用した場合について説明したが、本発明はこれに限定されるものではなく、ビデオ信号を直接取り込み、各画素に対応するアナログ信号を時系列に

サンプルホールドして出力するアナログ駆動方式のソース駆動回路を用いたアクティブマトリクス型液晶表示装置にも同様に適用可能である。

【0052】

【発明の効果】以上説明したように、本発明によれば、アクティブマトリクス型液晶表示装置において、1Hの始まりに複数列分の信号線の各々の電位を基準電圧にリセットするリセットスイッチを設けたことにより、水平駆動回路からの信号線の負荷容量に対する充電/放電が基準電圧から開始され、その充電の際の電荷が半分で済むことになるため、水平駆動回路の出力回路の消費電流を低減でき、よって液晶パネル全体の低消費電流化が可能となる。

【図面の簡単な説明】

【図1】本発明の第1実施形態を示す回路図である。

【図2】ソース駆動回路の構成の一例を示すブロック図である。

【図3】第1実施形態に係る動作説明のためのタイミングチャートである。

【図4】本発明の第2実施形態を示す回路図である。

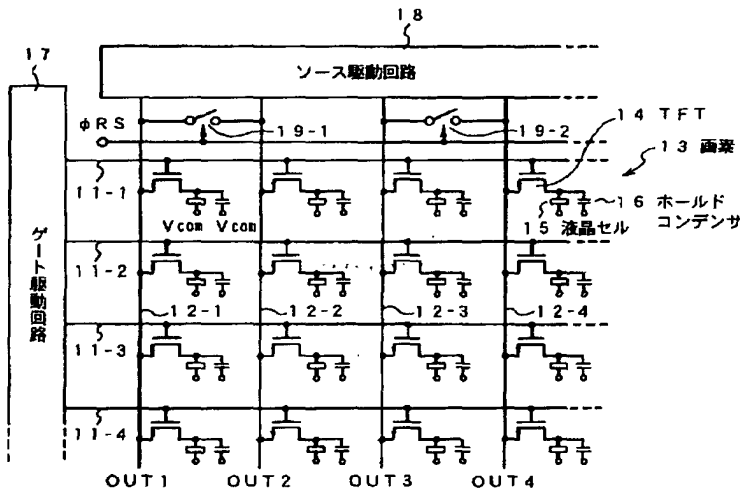
【図5】従来例を示す回路図である。

【図6】従来例に係る動作説明のためのタイミングチャートである。

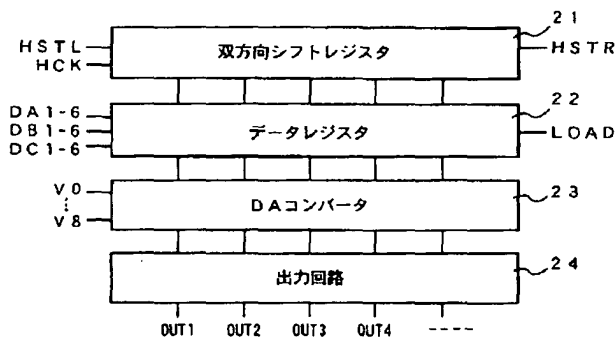
【符号の説明】

11-1, 11-2, 11-3, 11-4, 31-1, 31-2, 31-3, 31-4…ゲート線、12-1, 12-2, 12-3, 12-4, 32-1, 32-2, 32-3, 32-4…信号線、13, 33…画素、14, 34…薄膜トランジスタ、15, 35…液晶セル、16, 36…ホールドコンデンサ、17, 37…ゲート駆動回路、18, 38…ソース駆動回路、19-1, 19-2, 40-1, 40-2, 40-3, 40-4…リセットスイッチ、39…基準電圧線、Vcom…コモン電圧（基準電圧）

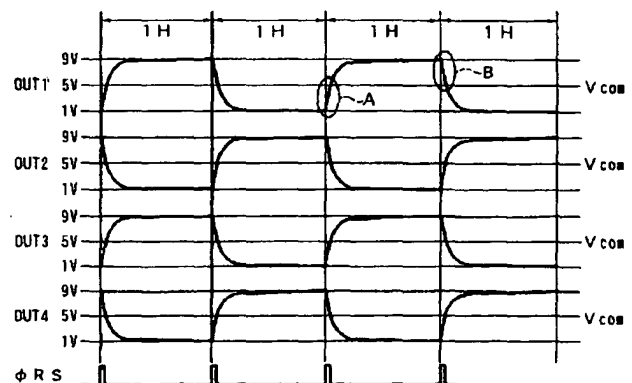
【図1】



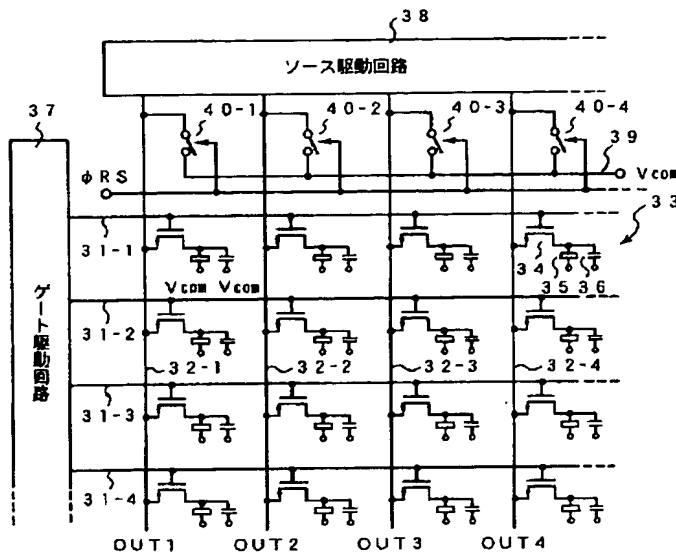
【図2】



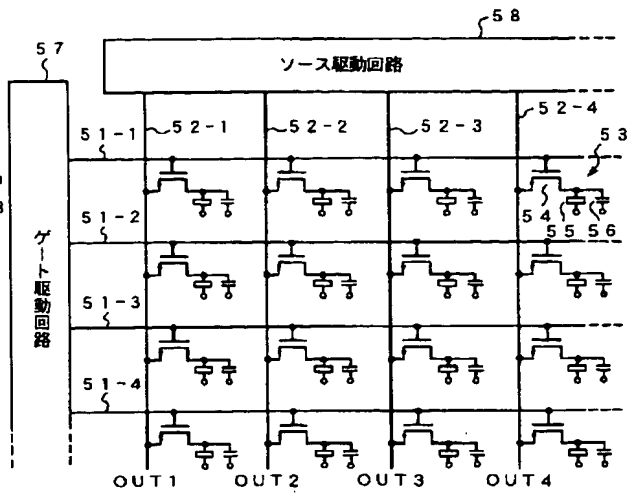
【図3】



【図4】



【図5】



【図6】

